

THIN-FILM TRANSISTOR SUBSTRATE FOR LIQUID-CRYSTAL DISPLAY DEVICE AND ITS MANUFACTURE

Patent Number: JP2000164875

Publication date: 2000-06-16

Inventor(s): HIRATA KAZUMI

Applicant(s):: NEC CORP

Requested Patent: JP2000164875 (JP00164875)

Application Number: JP19980335834 19981126

Priority Number(s):

IPC Classification: H01L29/786 ; G02B5/00 ; G02F1/1335 ; G02F1/136

EC Classification:

Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide a TFT substrate structure, wherein the light incidence to the TFT(thin-film transistor) channel part is almost entirely prevented.

SOLUTION: A lower-part light-shielding film 3 formed on a transparent insulating substrate 1, a thin-film transistor(TFT) 12 formed above the lower- part light-shielding film, and an upper-part light-shielding film 14 formed above the thin-film transistor, are provided. Here, in order that at least either the lower-part light-shielding film 3 or the upper-part light-shielding film 14 extend in the side-surface direction of channel part of the TFT 12, a recessed part 2, for example, is provided on the substrate 1, the lower-part light-shielding film 3 is formed over the entire inside wall surface of the recessed part 2, and the channel part of TFT is embedded in the recessed part formed on the lower-part light-shielding film.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-164875

(P2000-164875A)

(43)公開日 平成12年6月16日 (2000.6.16)

(51)Int.Cl. ⁷	識別記号	F I	マーク ⁸ (参考)
H 01 L 29/786		H 01 L 29/78	6 1 9 B 2 H 0 4 2
G 02 B 5/00		G 02 B 5/00	B 2 H 0 9 1
G 02 F 1/1335		G 02 F 1/1335	2 H 0 9 2
1/136	5 0 0	1/136	5 0 0 5 F 1 1 0
		H 01 L 29/78	6 1 2 C
			審査請求 有 請求項の数 8 O L (全 8 頁)

(21)出願番号 特願平10-335834

(22)出願日 平成10年11月26日 (1998.11.26)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 平田 和美

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100100893

弁理士 渡辺 勝 (外3名)

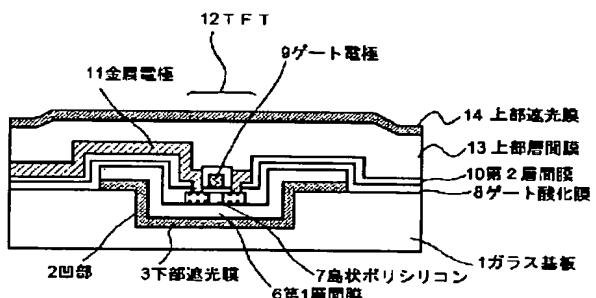
最終頁に続く

(54)【発明の名称】 液晶表示装置用薄膜トランジスタ基板およびその製造方法

(57)【要約】

【課題】 TFTチャネル部への光入射をほぼ完全に防止し得るTFT基板構造を提供する。

【解決手段】 透明絶縁性基板1上に形成された下部遮光膜3と、該下部遮光膜上方に形成される薄膜トランジスタ(TFT)12と、該薄膜トランジスタ上方に形成される上部遮光膜14とを有する液晶表示装置用薄膜トランジスタ基板において、TFT12のチャネル部側面方向に少なくとも前記下部遮光膜3及び上部遮光膜14のいずれか一方が延在するように、例えば、基板1に凹部2を設け、該凹部2内壁面全面に下部遮光膜3を形成し、TFTのチャネル部が下部遮光膜上に形成される凹部内に埋設するよう形成する。



【特許請求の範囲】

【請求項1】 透明絶縁性基板上に形成された下部遮光膜と、該下部遮光膜上方に形成される薄膜トランジスタと、該薄膜トランジスタ上方に形成される上部遮光膜とを有する液晶表示装置用薄膜トランジスタ基板において、前記薄膜トランジスタのチャネル部側面方向に少なくとも前記下部遮光膜及び上部遮光膜のいずれか一方が延在していることを特徴とする液晶表示装置用薄膜トランジスタ基板。

【請求項2】 前記下部遮光膜が少なくとも前記透明絶縁性基板に形成された凹部内壁面すべてを覆っており、前記薄膜トランジスタのチャネル部が前記下部遮光膜上端面より下に形成されている請求項1に記載の薄膜トランジスタ基板。

【請求項3】 前記下部遮光膜が導電性材料から構成され、前記凹部の周辺部に延在しており、該延在部において下部遮光膜の電位調整のためのコンタクトが形成されている請求項2に記載の薄膜トランジスタ基板。

【請求項4】 前記上部遮光膜の最下端面が前記薄膜トランジスタのチャネル部の下端面より下に形成されていることを特徴とする請求項1に記載の薄膜トランジスタ基板。

【請求項5】 前記下部遮光膜が少なくとも前記透明絶縁性基板に形成された凹部内壁面すべてを覆っており、前記薄膜トランジスタのチャネル部が前記凹部上端面より下に形成されており、且つ、前記上部遮光膜の最下端面が下部遮光膜の上端面より下に形成されていることを特徴とする請求項1に記載の薄膜トランジスタ基板。

【請求項6】 透明絶縁性基板上に形成された下部遮光膜と、該下部遮光膜上方に形成される薄膜トランジスタと、該薄膜トランジスタ上方に形成される上部遮光膜とを有する液晶表示装置用薄膜トランジスタ基板の製造方法であって、

前記透明絶縁性基板に凹部を形成する工程、
少なくとも前記凹部内壁面すべてに下部遮光膜を形成する工程、

前記凹部内であって下部遮光膜の上端面より下に薄膜トランジスタのチャネル部が位置するように薄膜トランジスタを形成する工程、及び該薄膜トランジスタ上に上部遮光膜を形成する工程とを有する薄膜トランジスタ基板の製造方法。

【請求項7】 透明絶縁性基板上に形成された下部遮光膜と、該下部遮光膜上方に形成される薄膜トランジスタと、該薄膜トランジスタ上方に形成される上部遮光膜とを有する液晶表示装置用薄膜トランジスタ基板の製造方法であって、

該透明絶縁性基板上に下部遮光膜を形成する工程、
該下部遮光膜の形成された基板周辺部に側溝部を形成する工程、
前記下部遮光膜上に薄膜トランジスタを形成する工程、

該薄膜トランジスタ上及び、前記側溝部内であって、前記薄膜トランジスタのチャネル部下端面より下の位置まで連続して上部遮光膜を形成する工程、とを有する薄膜トランジスタ基板の製造方法。

【請求項8】 透明絶縁性基板上に形成された下部遮光膜と、該下部遮光膜上方に形成される薄膜トランジスタと、該薄膜トランジスタ上方に形成される上部遮光膜とを有する液晶表示装置用薄膜トランジスタ基板の製造方法であって、

前記透明絶縁性基板に凹部を形成する工程、
少なくとも前記凹部内壁面すべてに下部遮光膜を形成する工程、

該下部遮光膜の形成された基板周辺部に側溝部を形成する工程、

前記凹部内であって下部遮光膜の上端面より下に薄膜トランジスタのチャネル部が位置するように薄膜トランジスタを形成する工程、及び該薄膜トランジスタ上及び、前記側溝部内であって、前記下部遮光膜の上端面より下の位置まで連続して上部遮光膜を形成する工程、とを有する薄膜トランジスタ基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は液晶表示装置用薄膜トランジスタ（以下、TFT）基板の構造およびその製造方法に関し、詳しくは、TFTのチャネルへの光の入射を防止する構造およびその製造方法に関する。

【0002】

【従来の技術】 近年、壁掛けTVや投射型TV、あるいは、OA機器用ディスプレイとして液晶パネルを用いた各種表示装置の開発が行われている。液晶パネルの中でもアクティブ素子である薄膜トランジスタを液晶表示装置に組み込んだアクティブマトリックス液晶ディスプレイは、走査線数が増加してもコントラストや応答速度が低下しない等の利点から、高品位のOA機器用表示装置やハイビジョン用表示装置を実現する上で有力であり、液晶プロジェクションなどの投射型液晶ディスプレイにおいては、大画面表示が容易に得られる。

【0003】 通常、液晶プロジェクション用途に使用される液晶素子では、小さな素子に強力な光を入射して、TFTにより液晶をスイッチングすることにより画素毎のON/OFFを行って、透過する光を画像情報に応じて制御し、透過した光をレンズなどの光学素子を介してスクリーン上などに拡大投影しているが、その際、入射光による影響はもちろんのこと、レンズなどの光学系からの反射光によってもTFTのチャネル部において光励起により発生するオフ時のリーク電流が問題となっている。

【0004】 従来、TFTのチャネル部への光入射を阻止するため、TFTの上下に遮光膜を形成することが提案されている。例えば、本発明者が先に提案した特開平

9-80476号公報に開示の発明においては、図9に示すように、TFT92の形成される透明絶縁性基板91の裏面に第2の遮光膜94が形成されており、TFT92の上には絶縁膜95を介して第1の遮光膜93が形成された構成であり、第2の遮光膜94が形成される透明絶縁性基板91表面は第2の遮光膜94形成前に予め粗面96が形成されている。このようにTFT92の上面に第1の遮光膜93が形成されることで、上部からの入射光97がTFT92に入射することを防止できるとともに、第1の遮光膜93の形成されていない部分では入射光93は液晶セルを透過し、透過光98がレンズ100などの光学系に入射して拡大投影されてスクリーン上に画像を表示することができる。このとき、レンズ100で透過光98の一部は反射されて反射光99として液晶セルへ再入射するが、TFT92の下部に第2の遮光膜94を設けることで、この反射光99をも遮光することができる。特にこの提案では、第2の遮光膜94の形成される透明絶縁性基板表面に粗面96を形成することで、第2の遮光膜94の形成されていない部分から入射した反射光99が透明絶縁性基板内で乱反射してTFT92に入射するのを防止できるというものである。

【0005】又、透明絶縁性基板の裏面からの光の回り込みに起因して光リーク電流が増加するが、これを抑制するためにTFTのチャネル領域とソース領域との間及びチャネル領域とドレイン領域との間にオフセット領域と称される不純物イオンをソース領域及びドレイン領域よりも低い濃度で注入したLDD (Lightly Doped Drain) 領域と称される領域を形成することが提案されている。たとえば、特開平9-213962号公報には、ゲート電極よりも寸法が大きい遮光膜上にシリコン層を形成後、ネガレジストを塗布して、基板裏面から露光し、遮光膜をマスクとして第1のレジストパターンを形成し、その開口部から露出しているシリコン層を薄膜化してチャネル領域及びオフセット領域となる領域のみを薄膜化し、ゲート電極を形成後、ポジレジストを塗布して基板裏面から露光し、遮光膜をマスクとして第2のレジストパターンを形成し、これをマスクとしてイオン注入してソース領域、ドレイン領域及びオフセット領域を遮光膜と自己整合的に形成する方法が開示されている。

【0006】

【発明が解決しようとする課題】しかしながら、前記特開平9-80476号公報に記載の方法では、透明絶縁性基板の厚みによっては、十分に遮光できない場合が起りうる。又、透明絶縁性基板上に平面状に下部遮光膜を形成し、層間膜を介してTFTを形成する方法も提案されているが、この構成によってもTFTのチャネル部への光の入射を完全に防止することはできていない。

【0007】又、特開平9-213962号公報の方法では、LDD領域形成のための工程が追加されるため、その製造工程が煩雑化するという問題もある。又、LD

D構造作製のため、低ドーズの制御が必要であるが、ポリシリコンでの低ドーズの制御は極めて困難であり、特性バラツキの大きな要因となっていた。

【0008】従って、本発明では、TFTへの光の入射をほぼ完全に遮断することのできる遮光膜の構成を提供するものである。

【0009】

【課題を解決するための手段】本発明では、透明絶縁性基板上に形成された下部遮光膜と、該下部遮光膜上方に形成される薄膜トランジスタと、該薄膜トランジスタ上方に形成される上部遮光膜とを有する液晶表示装置用薄膜トランジスタ基板において、前記薄膜トランジスタのチャネル部側面方向に少なくとも前記下部遮光膜及び上部遮光膜のいずれか一方が延在していることを特徴とする。

【0010】本発明の好ましい実施態様では、前記下部遮光膜が少なくとも前記透明絶縁性基板に形成された凹部内壁面すべてを覆っており、前記薄膜トランジスタのチャネル部が前記下部遮光膜上端面より下に形成されており、又、前記下部遮光膜が導電性材料から構成され、前記凹部の周辺部に延在しており、該延在部において下部遮光膜の電位調整のためのコンタクトが形成されている。

【0011】又、別の実施態様では、前記上部遮光膜の最下端面が前記薄膜トランジスタのチャネル部の下端面より下に形成されている。

【0012】更に別の実施態様では、前記下部遮光膜が少なくとも前記透明絶縁性基板に形成された凹部内壁面すべてを覆っており、前記薄膜トランジスタのチャネル部が前記凹部上端面より下に形成されており、且つ、前記上部遮光膜の最下端面が下部遮光膜の上端面より下に形成されている。

【0013】又本発明は、透明絶縁性基板上に形成された下部遮光膜と、該下部遮光膜上方に形成される薄膜トランジスタと、該薄膜トランジスタ上方に形成される上部遮光膜とを有する液晶表示装置用薄膜トランジスタ基板の製造方法であって、前記透明絶縁性基板に凹部を形成する工程、少なくとも前記凹部内壁面すべてに下部遮光膜を形成する工程、前記凹部内であって下部遮光膜の上端面より下に薄膜トランジスタのチャネル部が位置するように薄膜トランジスタを形成する工程、及び該薄膜トランジスタ上に上部遮光膜を形成する工程とを有する薄膜トランジスタ基板の製造方法、或いは、該透明絶縁性基板上に下部遮光膜を形成する工程、該下部遮光膜の形成された基板周辺部に側溝部を形成する工程、前記下部遮光膜上に薄膜トランジスタを形成する工程、該薄膜トランジスタ上及び、前記側溝部内であって、前記薄膜トランジスタのチャネル部下端面より下の位置まで連続して上部遮光膜を形成する工程、とを有する薄膜トランジスタ基板の製造方法、或いは、前記透明絶縁性基板に凹

部を形成する工程、少なくとも前記凹部内壁面すべてに下部遮光膜を形成する工程、該下部遮光膜の形成され基板周辺部に側溝部を形成する工程、前記凹部内であって下部遮光膜の上端面より下に薄膜トランジスタのチャネル部が位置するように薄膜トランジスタを形成する工程、及び該薄膜トランジスタ上及び、前記側溝部内であって、前記下部遮光膜の上端面より下の位置まで連続して上部遮光膜を形成する工程、とを有する薄膜トランジスタ基板の製造方法である。

【0014】

【発明の実施の形態】本発明ではTFTの側面に下部遮光膜と上部遮光膜のいずれか一方が延在していることによりTFTへ回り込んで進入する光をほぼ完全に遮光した構造が提供される。

【0015】図面を参照して本発明の基本原理を説明する。図1は本発明のTFT基板の1画素あたりの概略を説明する平面図であり、データ線Dとゲート線Gとの各交差部にTFTが形成されるが、この例では、TFTの形成されるガラス基板などの透明絶縁性基板には、矩形状に凹部2が形成されており、凹部内壁面には全面に下部遮光膜3が形成されている。具体的には、図1のA-A'線での断面図である図2に示すように、ガラス基板1に形成された凹部2の内壁面全面が下部遮光膜3で覆われており、ソース・ドレイン領域に挟まれたチャネル部を有する島状ポリシリコン7は下部遮光膜3上に第1層間膜6を介して形成されており、該島状ポリシリコン7の側面は凹部2の側壁に延在する下部遮光膜3によりほぼ完全に遮光された構成であるため、光学系からの反射光がTFTのチャネル部に入射することはない。又、この例では、上部遮光膜14は画素電極21の開口部22を除くすべてに形成されており、入射光を遮光している。

【0016】この例では、下部遮光膜をTFTのチャネル部側面方向に延在させる例を示したが、後述する実施例に示すように、上部遮光膜をTFTのチャネル部側面方向に延在させる構成としても良く、又、上部遮光膜と下部遮光膜との両方を延在させて二重に遮光するとより完全な遮光効果が得られる。

【0017】遮光膜としては、特に制限されるものではなく、従来公知の材料を使用することができ、例えば、タンクスチンシリサイド(WSi)などの導電性材料や、樹脂に遮光性の顔料や染料を添加した材料等が使用できる。遮光膜の膜厚も特に限定されるものではなく、使用する材料で遮光効果が得られる膜厚に形成すればよく、例えば、前記WSiの場合には、160nm以上の膜厚とすればよい。

【0018】形成する凹部の深さも特に限定されず、形成する遮光膜厚、任意に形成される層間膜の膜厚を考慮し、少なくともTFTのチャネル部が下部遮光膜の上端面より下に配置できる深さとすればよい。又、上部遮

膜をTFTチャネル部の側面方向に延在させて遮光する場合には、例えば、TFTの周辺部に当たるガラス基板或いは層間膜等に側溝部を形成し、上部遮光膜の下端面がTFTチャネル部の下端面よりも下に位置するよう、該側溝部に遮光膜を形成すればよい。

【0019】又、下部遮光膜を導電性の材料で形成する場合は、下部遮光膜とチャネル部との距離によっては該下部遮光膜がバックゲート電極として作用することがあり、遮光膜の電位によってはトランジスタのオフ時にリーコンデンサーが発生して、画素電極の電位保持ができない、表示不良となる場合があるため、遮光膜にコンタクトを形成して電位を調整する必要がある。本発明では、下部遮光膜をガラス基板に形成した凹部内壁面に形成する場合に、凹部周辺の基板表面上にも遮光膜を延在させて、該延在部分でコンタクトを取るようにすると、遮光膜が上に延びている分だけ、従来のTFTのチャネル下部にのみ設ける場合に比べてコンタクトの深さを浅くすることができるため、コンタクト形成が容易となるという効果もある。

【0020】更に、TFTの主要部が凹部に埋没する構成を取るため、TFT基板自体を軽薄化することができる。加えて、TFTの上方への突出が少なくなり、平坦性が向上するという効果もある。

【0021】

【実施例】以下、実施例を参照して本発明を具体的に説明するが、本発明はこれらの実施例のみに限定されるものではない。

【0022】実施例1

図3及び図4に示す工程断面図を参照して、本発明の第1の実施例について説明する。

【0023】まず図3(a)に示すように、ガラス基板1にフォトエッチング技術を用いて、凹部2を、例えば、1μmの深さに形成する。次に、図3(b)に示すように、例えばタンクスチンシリサイド(WSi)を160nmの膜厚にスパッタ法で成膜した後、フォトエッチング技術を用いて、凹部2内部及び周辺部に下部遮光膜3を形成する。

【0024】次に図3(c)に示すように、例えばSiO₂からなる絶縁膜4を500nm厚にCVD法で成膜し、続いて、図3(d)に示すように、いわゆるバックフィル法を用いて、ポジ型ホトレジスト(PR)5をガラス基板1の全面に塗布した後、ガラス基板1の裏面から全面露光を行い、下部遮光膜3をマスクに下部遮光膜3上にのみPR5を形成した後、エッチングを行い、第1層間膜6を形成する。

【0025】PR5除去後、図4(a)に示すように、凹部2内にまず、ジシランガスを用いたLPCVD法により厚さ80nmのアモルファスシリコンを堆積した後、窒素雰囲気中で熱処理を行って結晶化し、所定の形状にエッチングして島状ポリシリコン7を形成する。次

に、ゲート酸化膜8となるSiO₂膜を100nmの膜厚にCVD法で成膜し、チャネルイオン注入（例えばリン）を行う。続いて、前述した方法で、WSi又はポリシリコンとWSiの2層構成を100nm成膜し、ゲート電極形状にエッチングしてゲート電極9を形成する。その後、ゲート電極をマスクにイオン注入（例えばBF₂）を実施して島状ポリシリコン7にソース・ドレイン領域を形成する。次に塗化シリコン膜を400nmの膜厚にCVD法で成膜し第2層間膜10を形成した後、ソース・ドレイン領域へのコンタクトホールを形成し、アルミニウム膜を300nm成膜し、エッチングして金属電極11を形成することで、図示のTFT12が形成される。

【0026】その後、データ線及びゲート線等を形成後（不図示）、図4（b）に示すように、400nm厚に塗化シリコン膜を堆積して上部層間膜13を形成し、膜厚300nmのアルミニウムを用いて上部遮光膜14を形成してTFT基板が作製できる。この際、TFT12は、下部及び側面を下部遮光膜3により、上部を上部遮光膜14により完全に覆われた構成となる。

【0027】本実施例では、凹部2を1μmの深さに形成しているが、これは、下部遮光膜3が160nm、この下部遮光膜3がバックゲートとしてTFT12のチャネル領域に影響を及ぼさないように第1層間膜6を500nm、この上に形成される島状ポリシリコン7が約80nmの膜厚であるため、合計で740nmの高さになる。従って、反射光の影響を受けなくするためには、凹部2の深さは最低でも740nm以上は必要となる。又、平坦性を考慮すると、ゲート電極9も凹部2内に形成されることが望ましいので、ゲート酸化膜8（100nm）とゲート電極9（100nm）の合計200nmが上記740nmに加わることとなり、最終的に最低でも940nmは必要であることを考慮して凹部2の深さを設定したものである。なお、それぞれの膜厚が変われば必要となる凹部2の深さが変わることはいうまでもない。

【0028】又、凹部2側面と島状ポリシリコン7との距離も最低500nmとなっておくことが好ましい。これは、チャネル領域の側面と凹部2との距離（紙面と垂直方向）は、深さの理由と同様に、凹部2の側面に形成される下部遮光膜3がバックゲートとしてTFT12のチャネル領域に影響を及ぼさないようにするためである。

【0029】実施例2

図5及び図6を用いて、本発明の第2の実施例を説明する。

【0030】まず、図5（a）に示すように、ガラス基板1上に、たとえば、WSiを160nm厚に成膜した後、フォトエッチング技術を用いて、下部遮光膜3を形成する。この時、下部遮光膜3は後工程で形成されるTFTのチャネル部の幅より十分広く形成しておく必要が

ある。次に、図5（b）に示すように、絶縁膜4をたとえば500nm厚で形成し、続いて、図5（c）に示すように、フォトエッチング技術を用いて、PR5をマスクに側溝部15を、たとえばガラス基板1において1μmの深さになるように形成する。これにより、絶縁膜4はガラス基板1と同時にエッチングされ、第1層間膜6となる。ここで側溝部15の深さをガラス基板1において1μmとしたのは、後工程で形成されるゲート酸化膜（100nm）、第2層間膜（400nm）、上部層間膜（400nm）の合計で900nmは最低でも必要となるためである。なお、それぞれの膜厚が変われば側溝部15の深さも変わることはいうまでもない。

【0031】次に、図6（a）に示すように、下部遮光膜3上に、島状ポリシリコン7、ゲート酸化膜8、ゲート電極9、層間膜10及び金属電極11からなるTFT12を実施例1と同様に作製する。その後、データ線及びゲート線等を形成後（不図示）、図6（b）に示すように、実施例1と同様に上部層間膜13およびたとえば膜厚300nmのアルミニウムを用いて上部遮光膜14を形成してTFT基板が作製できる。この際、TFT12は、下部を下部遮光膜3により、側面及び上部を上部遮光膜14により完全に覆われた構成となる。

【0032】実施例3

図7及び図8を用いて、本発明の第3の実施例を説明する。

【0033】まず、図7（a）に示すように、ガラス基板1上に、フォトエッチング技術を用いて、凹部2を、実施例1と同様に、1μmの深さに形成する。次に図7（b）に示すように、たとえば、WSiを160nm厚に成膜した後、フォトエッチング技術を用いて、下部遮光膜3を形成する。次に、図7（c）に示すように、絶縁膜4をたとえば500nm厚で形成し、続いて、図7（d）に示すように、フォトエッチング技術を用いて、PR5をマスクに側溝部15を、実施例2と同様に、ガラス基板1において1μmの深さに形成する。これにより、絶縁膜4はガラス基板1と同時にエッチングされ、第1層間膜6となる。

【0034】次に、図8（a）に示すように、下部遮光膜3の形成された凹部2内に、島状ポリシリコン7、ゲート酸化膜8、ゲート電極9、第2層間膜10及び金属電極11からなるTFT12を実施例1と同様に作製する。その後、データ線及びゲート線等を形成後（不図示）、図8（b）に示すように、実施例1と同様に上部層間膜13およびたとえば膜厚300nmのアルミニウムを用いて上部遮光膜14を形成してTFT基板が作製できる。この際、TFT12は、下部遮光膜3及び上部遮光膜14により下部、側面及び上部を完全に覆われた構成となり、特に側面部では上部遮光膜と下部遮光膜とで2重に覆われており、前記の実施例1、2よりも遮光効果が増している。

{0035}

【発明の効果】以上説明したように、本発明によれば、TFTのチャネル部への光の入射がほぼ完全に防止できる。この結果、煩雑で特性バラツキの大きな要因となっていたLDD形成工程も不要となる。

【0036】これは、TFTの上下に遮光膜を有する構成において、TFTのチャネル部側面方向に少なくとも前記下部遮光膜及び上部遮光膜のいずれか一方が延在していることで、チャネル部への側面方向からの光の入射も防止できるためである。

【0037】又、透明絶縁性基板に凹部を形成して TFT の主要部が凹部に埋設されるように形成することで、 TFT 基板の軽薄化が図れ、表面の平坦性が向上するという効果もある。

【0038】更に、下部遮光膜にコンタクトを介して電位調整を行う場合には、コンタクト形成が容易となる効果もある。

【図面の簡単な説明】

【図1】本発明の一実施形態になる一画素あたりの概略平面図である。

【図2】図1のA-A'面での概略断面図である。

【図3】本発明の第1の実施例の製造工程を説明する工程断面図である

【図4】本発明の第1の実施例の製造工程を説明する工程断面図である。

【図5】本発明の第2の実施例の製造工程を説明する。

程断面図である。

【図6】本発明の第2の実施例の製造工程を説明する工程断面図である。

【図7】本発明の第3の実施例の製造工程を説明する工程断面図である。

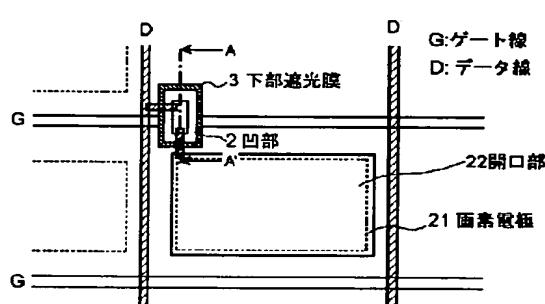
【図8】本発明の第3の実施例の製造工程を説明する工程断面図である

【図9】従来例になる薄膜トランジスタ基板の概略断面図である

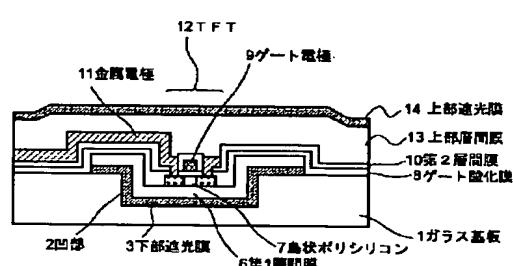
【符号の説明】

- 1 ガラス基板
- 2 凹部
- 3 下部遮光膜
- 4 絶縁膜
- 5 フォトレジスト
- 6 第1層間膜
- 7 島状ポリシリコン
- 8 ゲート酸化膜
- 9 ゲート電極
- 10 第2層間膜
- 11 金属電極
- 12 TFT
- 13 上部層間膜
- 14 上部遮光膜
- 15 側溝部

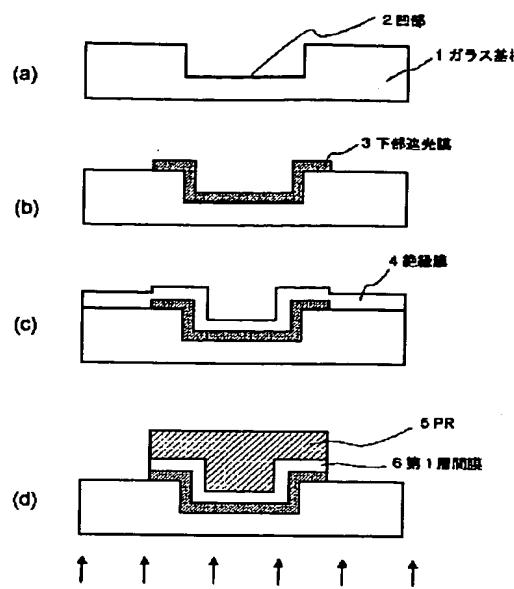
〔圖1〕



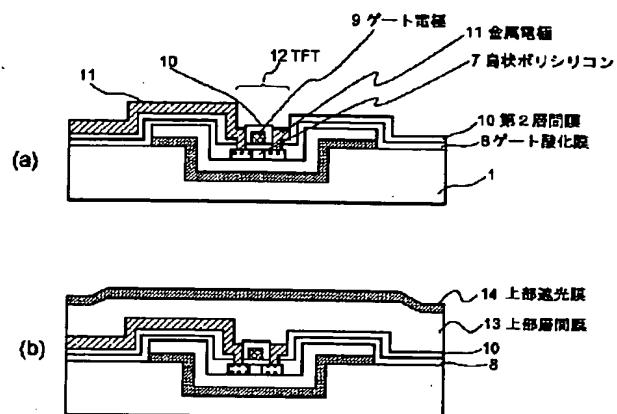
[图2]



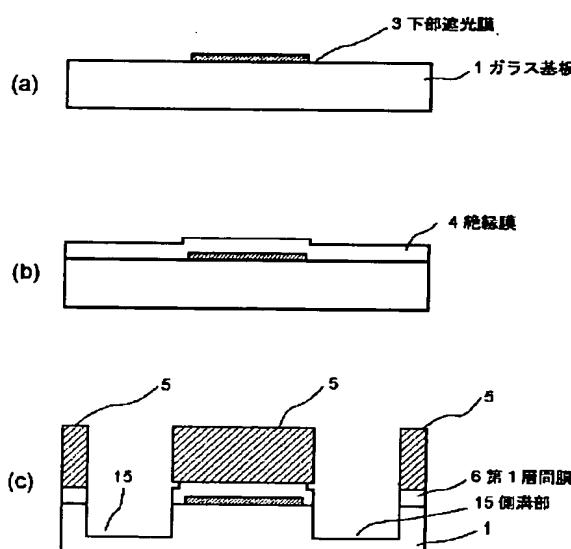
【図3】



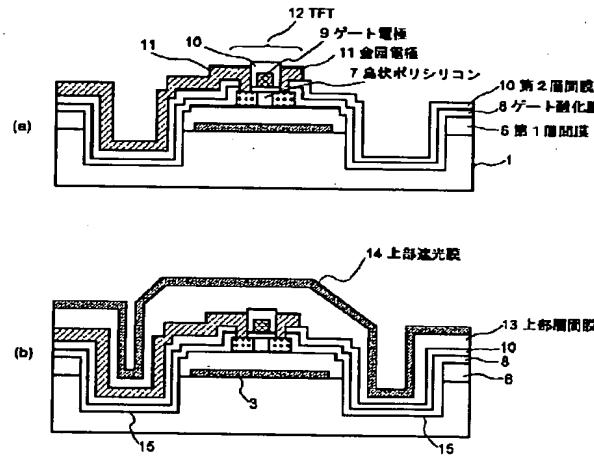
【図4】



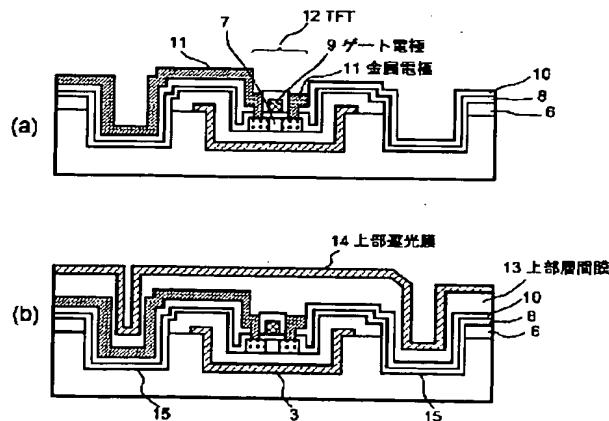
【図5】



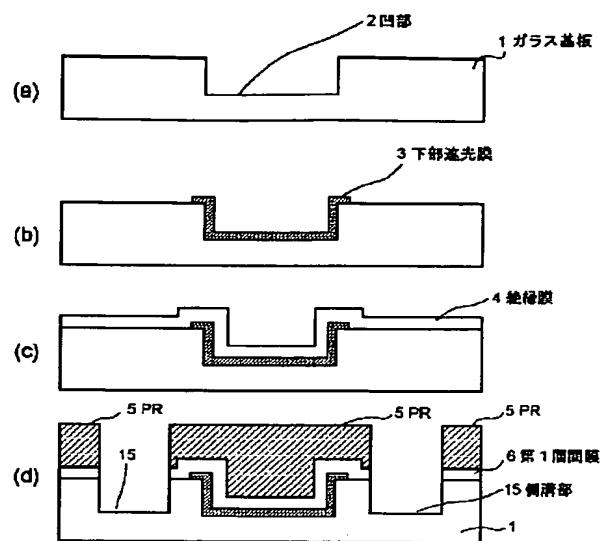
【図6】



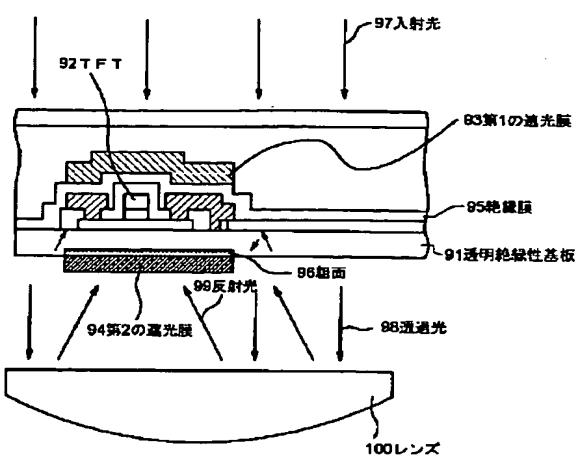
【図8】



【図7】



【図9】



フロントページの続き

Fターム(参考) 2H042 AA09 AA15 AA26
 2H091 FA34Y FB02 FB06 FB12
 FB13 FD01 FD04 FD06 GA02
 GA07 GA11 GA13 LA03 MA07
 2H092 JB52 JB53 JB54 KA04 KA05
 KB25 MA05 MA07 MA16 MA17
 MA28 NA01 PA01 PA06 PA09
 5F110 AA18 AA30 CC02 DD21 EE04
 EE05 EE09 EE14 FF02 FF29
 GG02 GG13 GG15 GG32 GG47
 GG52 GG58 HL03 NN03 NN24
 NN35 NN42 NN44 NN45 NN47
 NN54 QQ01 QQ12 QQ19